

Family list**3** family members for:**JP2002299595**

Derived from 2 applications.

1 SOLID STATE IMAGING UNIT AND ITS MANUFACTURING METHODPublication info: **JP2002299595 A** - 2002-10-11**2 Solid image pickup apparatus and production method thereof**Publication info: **US6800943 B2** - 2004-10-05**US2002142510 A1** - 2002-10-03

Data supplied from the **esp@cenet** database - Worldwide

SOLID STATE IMAGING UNIT AND ITS MANUFACTURING METHOD

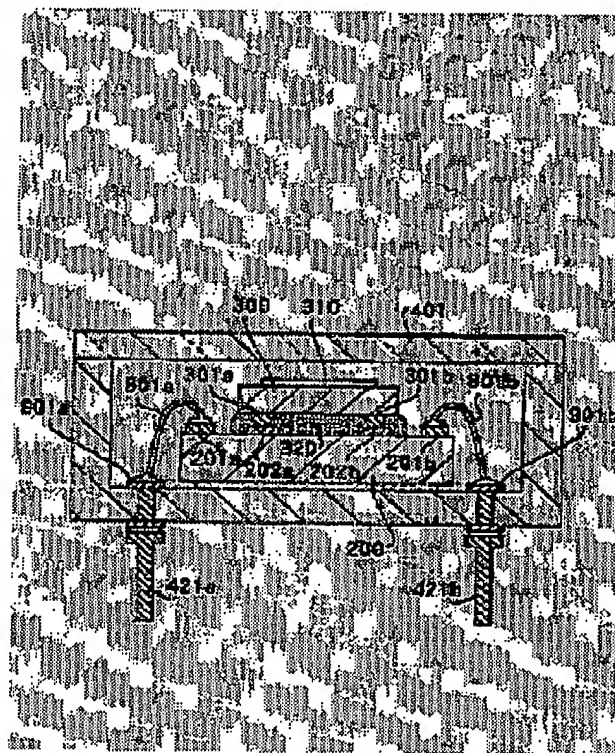
Patent number: JP2002299595
Publication date: 2002-10-11
Inventor: ADACHI YOSHIO
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- international: H01L27/14; H01L21/60; H01L23/02; H01L25/065;
H01L25/07; H01L25/18; H01L31/02; H04N5/335
- european: H01L27/146A4
Application number: JP20010104572 20010403
Priority number(s): JP20010104572 20010403

Also published as:

US6800943 (B2)
US2002142510 (A1)

[Report a data error here](#)**Abstract of JP2002299595**

PROBLEM TO BE SOLVED: To ultimately reduce the mounting size of a solid state imaging unit and to remarkably decrease the mounting cost. **SOLUTION:** A solid state imaging element bare chip 300 is directly mounted on an LSI bare chip in which a drive circuit and a transfer circuit are integrated to form a chip-on-chip structure. An electrical conduction between the bare chips is assured by connecting bump electrodes 301a, 301b of the rear surface of the solid state imaging element bare chip to electrodes 201a, 201b of the main surface of the LSI bare chip. A resin layer (stress absorption layer) 320 made of a thick film polyimide resin or the like is interposed between the bare chips, and hence the active surface of the LSI bare chip 200 is protected.

Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-299595

(P2002-299595A)

(43) 公開日 平成14年10月11日 (2002.10.11)

(51) Int.Cl. ⁷	識別記号	F I	キーワード(参考)
H01L 27/14		H01L 21/80	311S 4M118
21/80	311	23/02	F 5C024
23/02		H04N 5/335	V 5F044
25/085		H01L 27/14	D 5F088
25/07		25/08	B

審査請求 未請求 請求項の数9 OL (全9頁) 最終頁に続く

(21) 出願番号 特願2001-104572(P2001-104572)

(22) 出願日 平成13年4月3日 (2001.4.3)

(71) 出願人 000000821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 安達 喜雄

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

(74) 代理人 100106050

弁理士 鷲田 公一

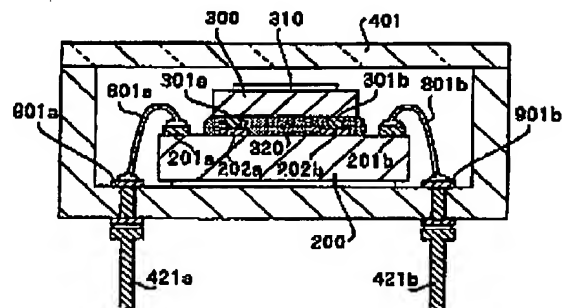
最終頁に続く

(54) 【発明の名称】 固体撮像装置およびその製造方法

(57) 【要約】

【課題】 固体撮像装置の実装サイズを究極的に小型化すると共に、実装コストの大幅な削減を図ること。

【解決手段】 固体撮像素子ベアチップ300を、駆動回路や転送回路が集積されたLSIベアチップ上に直接、搭載して、チップ・オン・チップ構造を形成する。各ベアチップ間の電気的導通は、固体撮像素子ベアチップ裏面のパンプ電極301a、301bと、LSIベアチップの主面の電極201a、201bを接続することにより確保される。各ベアチップ間には、厚膜のポリイミド樹脂等からなる樹脂層(応力吸収層)320を介在させ、LSIベアチップ200のアクティブ面を保護する。



(2) 002-299595 (P2002-299595A)

【特許請求の範囲】

【請求項1】 固体撮像素子の駆動回路が集積されたLSIベアチップ上に前記固体撮像素子のベアチップを搭載すると共に、各ベアチップの電極同士を配線基板を介することなく電気的に接続してなる固体撮像装置。

【請求項2】 固体撮像素子の駆動回路が集積されたLSIベアチップのアクティブ面上に、樹脂からなる応力吸収層を介して前記固体撮像素子のベアチップを搭載すると共に、各ベアチップの電極同士を配線基板を介することなく電気的に接続してなる固体撮像装置。

【請求項3】 裏面に電極が形成された固体撮像素子のベアチップを、この固体撮像素子のベアチップよりも占有面積が大きく、かつアクティブ面上に前記固体撮像素子のベアチップとの電気的接続をとるための電極が形成されている、固体撮像素子の駆動回路が集積されたLSIベアチップ上に搭載し、前記固体撮像素子のベアチップの裏面電極と、前記LSIベアチップにおける前記固体撮像素子のベアチップとの電気的接続をとるための電極とを直接に接続してなる固体撮像装置。

【請求項4】 受光面の周囲に電極が形成された固体撮像素子のベアチップを、この固体撮像素子のベアチップよりも占有面積が大きく、かつアクティブ面上に前記固体撮像素子のベアチップとの電気的接続をとるための電極が形成されている、固体撮像素子の駆動回路が集積されたLSIベアチップ上に搭載し、前記固体撮像素子のベアチップの電極と、前記LSIベアチップにおける前記固体撮像素子のベアチップとの電気的接続をとるための電極とをボンディングワイヤにより接続してなる固体撮像装置。

【請求項5】 裏面に電極が形成された固体撮像素子のベアチップを用意すると共に、固体撮像素子のベアチップより占有面積が大きく、かつアクティブ領域の周辺に、前記固体撮像素子のベアチップとの電気的接続をとるための電極が形成された、固体撮像素子の駆動回路を含むLSIベアチップを用意する工程と、前記LSIベアチップの前記アクティブ領域の少なくとも一部とオーバーラップするように、かつ、前記固体撮像素子のベアチップの前記裏面電極と前記LSIベアチップの前記第1の電極とが接触するように、固体撮像素子のベアチップをLSIベアチップに直接に載置し、固定する工程と、

を含むことを特徴とする固体撮像装置の製造方法。

【請求項6】 裏面に電極が形成された固体撮像素子のベアチップを用意すると共に、固体撮像素子のベアチップより占有面積が大きく、かつアクティブ領域の周辺に、前記固体撮像素子のベアチップとの電気的接続をとるための第1の電極と、外部との電気的な接続をとるための第2の電極とが形成された、固体撮像素子の駆動回路を含むLSIベアチップを用意する工程と、前記LSIベアチップの前記アクティブ領域の少なくとも

一部とオーバーラップするように、かつ、前記固体撮像素子のベアチップの前記裏面電極と前記LSIベアチップの前記第1の電極とが接触するように、固体撮像素子のベアチップをLSIベアチップに直接に載置し、固定する工程と、

前記LSIベアチップを、外部接続用電極が設けられている支持部材上に搭載して固定する工程と、

ワイヤーボンディングを行い、前記LSIベアチップの前記第2の電極と前記支持部材の前記外部接続用電極とをボンディングワイヤで接続する工程と、

を含むことを特徴とする固体撮像装置の製造方法。

【請求項7】 受光面の周辺に電極が設けられた、固体撮像素子のベアチップを用意すると共に、前記固体撮像素子のベアチップより占有面積が大きく、かつ、表面または裏面に、前記固体撮像素子のベアチップとの電気的接続をとるための電極が形成された、固体撮像素子の駆動回路を含むLSIベアチップを用意する工程と、

前記LSIベアチップの、前記固体撮像素子の駆動回路が形成されている領域の少なくとも一部とオーバーラップするように、前記固体撮像素子のベアチップを前記LSIベアチップに直接に載置し、固定する工程と、

ワイヤーボンディングを行い、前記固体撮像素子のベアチップの前記電極と、前記LSIベアチップの表面または裏面に設けられた前記電極とをボンディングワイヤで接続する工程と、

を含むことを特徴とする固体撮像装置の製造方法。

【請求項8】 裏面に電極が形成された固体撮像素子のベアチップを用意すると共に、固体撮像素子のベアチップより占有面積が大きく、かつアクティブ領域の周辺に、前記固体撮像素子のベアチップとの電気的接続をとるための第1の電極と、外部との電気的な接続をとるための第2の電極とが形成された、固体撮像素子の駆動回路を含むLSIベアチップと、を用意する工程と、前記LSIベアチップのアクティブ領域の少なくとも一部とオーバーラップするように、かつ、前記固体撮像素子の前記裏面の電極と前記LSIベアチップの前記第1の電極とが接触するように、前記固体撮像素子のベアチップを前記LSIベアチップに直接に載置し、固定する工程と、

光透過部材が片側に配置され、反対側に導電部材およびこの導電部材に接続する導電領域が設けられているキャリアテープにおける、前記導電部材を前記LSIベアチップの前記第2の電極と接続する工程と、

前記キャリアテープを途中で折り曲げ、折り曲げられた部分を筐体内に挿入し、挿入されたキャリアテープを前記筐体の内壁に密着させる工程と、

を含むことを特徴とする固体撮像装置の製造方法。

【請求項9】 固体撮像素子の駆動回路が集積されたLSIベアチップのアクティブ面上に固体撮像素子のベアチップを搭載し、各ベアチップの電極同士を配線基板を

(3) 002-299595 (P2002-299595A)

介することなく電気的に接続すると共に、前記固体撮像素子のベアチップおよび前記LSIベアチップ上にコーティングを施してパッケージ構造を形成したことを特徴とする固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置およびその製造方法に関する。

【0002】

【従来の技術】従来は、図10に示すように、固体撮像素子のパッケージ2100と、固体撮像素子の駆動回路（信号転送系の回路も含む）のパッケージ2200を、プリント配線基板2000を介して接続している。

【0003】

【発明が解決しようとする課題】従来の実装方法では、パッケージ品同士の実装であるため、実装サイズのさらなる小型化が困難である。また、配線基板が必要であるため、実装コストの削減が困難であるという問題があった。

【0004】本発明は、固体撮像装置のような光電変換装置の実装サイズを究極的に小型化し、また実装コストの大幅な低減を図ることができる、固体撮像装置およびその製造方法を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明は、駆動回路のベアチップ上に固体撮像素子のベアチップを搭載して、ベアチップの階層構造を形成し、ダイレクトに（つまり、プリント配線基板等の基板構造を介することなく）、各ベアチップ間の電気的接続をとるものである。

【0006】ベアチップを積層する構造であるため、実質的な実装サイズ（占有面積）は、下側（支持側）のベアチップのサイズとなり、固体撮像素子の実装サイズの究極的な小型化を図ることができる。

【0007】また、プリント配線基板等の余分な部材がいっさい介在しないため、固体撮像装置の実装のローコスト化を実現できる。

【0008】

【発明の実施の形態】（実施の形態1）図1は、本発明の固体撮像装置の一例を示す断面図である。

【0009】図1において、固体撮像素子が集積された固体撮像素子ベアチップ300は、固体撮像素子の駆動回路（信号転送回路やその他の周辺回路を含む）が集積されたLSIベアチップ200の上に載置され、ポリイミド樹脂やエポキシ樹脂等の樹脂からなる応力吸収層（接着層としての役割も果たす）320を介して固定されている。

【0010】固体撮像素子ベアチップ300の裏面には、パンプ電極301a、301bが設けられている。また、固体撮像素子ベアチップの底面の一部、側壁および上面の一部には、配線層302a、302bが延在し

ており、この配線層302a、302bにより、各パンプ電極301a、301bは、アクティブ面に集積されている固体撮像素子と電気的に接続される。なお、図中、参照符号310はフィルタ部材である。

【0011】図2（a）、（b）に固体撮像素子ベアチップの実装前の構造が示される。（a）は固体撮像素子ベアチップの要部の斜視図であり、（b）は要部の断面図である。

【0012】図1において、駆動回路が集積されているLSIベアチップ200は、支持部材（マウント部材）100上に接着材101により固着されている。

【0013】LSIベアチップ200のアクティブ面（回路が集積される側の面）の中央部は、MOSトランジスタ（TR）等が集積されるアクティブ領域（図中、AZの符号が付されている）となっている。

【0014】また、LSIベアチップの表面には、多層配線技術（層間絶縁膜にスルーホールを設けて、階層の異なる配線同士を接続して多層配線構造を形成する技術）を用いて、電極202a、202b（第1の電極）と、電極201a、201b（第2の電極）とが設けられている。参照符号203は、ファイナルパッシベーション膜（最終保護膜）である。

【0015】電極202a、202b（第1の電極）は、固体撮像素子ベアチップの裏面のパンプ電極301a、301bとの接続をとるための電極である。電極201a、201b（第2の電極）は、キャリアテープ（TABテープ）500a、500bの裏面に形成されたパンプ電極303a、303bとの接続をとるための電極である。キャリアテープ500a、500bの裏面には、パンプ電極303a、303bに連接する配線層（外部導出用の導電部材）501a、501bが設けられている。

【0016】パンプ電極を用いて電気的な接続を確保するときは、例えば、150℃～200℃の加熱および30～50グラムの圧力を加えつつ、0.3μmの超音波振動を与える。この際の負荷は、厚膜のポリイミド樹脂等からなる応力吸収層320により、吸収、緩和されるため、LSIベアチップのアクティブ面は、保護される。

【0017】キャリアテープ500a、500bは、途中で折り曲げられ、折り曲げられた部分が筐体（600a、600b）の内部に挿入され、挿入されたキャリアテープ500a、500bの外側の表面は、筐体600a、600bの内壁に密着している。

【0018】図1の左下側に示されるように、キャリアテープ（TABテープ）500a、500bの裏面に設けられている配線層（外部導出用の導電部材）501a、501bは、支持部材（マウント部材）の側面に設けられた導電層502a、502bを介して、例えば、カメラ制御系700に電気的に接続される。

(4) 002-299595 (P2002-299595A)

【0019】また、キャリアテープの500a, 500bの、表面側には、接着材503a, 503bを介してガラス等の光透過部材が固着されている。

【0020】図示されるように、光透過部材500a, 500b, キャリアテープ筐体600a, 600bにより、封止体が構成されている。

【0021】図3は、積層された2つのベアチップの配置(上側から見た場合の位置関係)と、アクティブ領域(AZ)との関係を示す図である。

【0022】図示されるように、駆動回路を含むベアチップ(LSIベアチップ)がもっとも占有面積が大きく、その中央部がトランジスタ等が形成されるアクティブ領域AZとなっている。

【0023】そして、アクティブ領域AZを覆うように、固体撮像素子ベアチップ300が載置されている。また、固体撮像素子ベアチップのバンパ電極(301a, 301b)と、キャリアテープ裏面のバンパ電極(303a, 303b)は、例えば、ベアチップの四隅に位置するように設けられる。

【0024】駆動回路を含むLSIベアチップのアクティブ領域上に固体撮像素子ベアチップが存在する構造をとることにより、固体撮像素子ベアチップの直下の空間が、無駄にならずに有効に利用される。よって、実装構造の究極的な小型化を図ることができる。

【0025】なお、本実施の形態では、駆動回路ベアチップのアクティブ領域AZを完全に覆うように、固体撮像素子ベアチップ300が載置されているが、これに限定されるものではなく、少なくともアクティブ領域の一部と重複するように固体撮像素子ベアチップを配置することにより、固体撮像素子ベアチップの直下のスペースの有効利用を図ることができる。

【0026】図4に、図1の実装構造を形成するための基本的な工程(手順)を示す。

【0027】すなわち、まず、裏面に電極が形成された固体撮像素子のベアチップを用意し、また、固体撮像素子のベアチップより占有面積が大きく、かつアクティブ領域の周辺にベアチップとの電気的接続をとるための第1の電極と、外部との電気的な接続をとるための第2の電極とが形成された、固体撮像素子の駆動回路を含むLSIベアチップを用意する(工程1000)。

【0028】次に、LSIベアチップのアクティブ領域の少なくとも一部とオーバーラップするように、かつ、固体撮像素子の裏面電極とLSIベアチップの第1の電極とが接触するように(接触する形態で)、固体撮像素子ベアチップをLSIベアチップに直接に載置し、固定する。この場合、樹脂等からなる応力吸収層を介在させるのが望ましい。このとき、固体撮像素子の受光面とLSIベアチップの能動面(アクティブ面)は、同じ方向に向いている(工程1001)。

【0029】次に、光透過部材が片側に配置され、反対

側に導電部材が設けられているキャリアテープ(TABテープ)を用意し、導電部材をLSIベアチップの第2の電極と接続する(工程1002)。

【0030】そして、キャリアテープ(TABテープ)を途中で直角に折り曲げ、その折り曲げた部分を筐体内に挿入し、折り曲げた部分の表面を、筐体の内壁に密着させる(工程1003)。

【0031】このようにして、超小型のカメラ構造が完成する。本実施の形態によれば、バンパ電極を利用したベアチップの階層化と、TAB(テープ・オートメーテッド・ボンディング)を組合せることにより、固体撮像素子の超小型実装構造が実現される。

【0032】(実施の形態2)図5は、本発明の固体撮像素子の断面図である。図1と共通する部分には、同じ符号を付してある。

【0033】図5の固体撮像素子装置においても、図1の場合と同様に、固体撮像素子ベアチップ300を、駆動回路が集積されたLSIベアチップ200上に直接、載置し、樹脂層(応力吸収層および接着層として機能する)320により固定している。各ベアチップ間の電気的導通は、固体撮像素子ベアチップ300の裏面に設けられたバンパ電極301a, 301bと、LSIベアチップ200の主面に設けられた電極202a, 202bとを接続することにより確保される。

【0034】ただし、図5の固体撮像素子装置では、LSIベアチップ300の主面の周辺に形成されている電極201a, 201bをそれぞれ、ボンディングワイヤ801a, 801bを介して、固体撮像素子モジュールの外部接続端子901a, 901bと接続する。外部接続端子901a, 901bは、モジュールの外に引き出された端子421a, 421bに接続される。

【0035】固体撮像素子モジュールの上面には、ガラス等の光透過部材401が設けられ、これにより、ベアチップ200, 300は、固体撮像素子モジュールの壁面および光透過部材により気密封止される。

【0036】本実施の形態の実装構造では、信頼性の高いワイヤボンディング技術や、既存のモジュールパッケージの技術をそのまま利用できるというメリットがある。

【0037】図5の実装構造を形成するためのプロセスをまとめると、図6に示すようになる。

【0038】まず、裏面に電極が形成された固体撮像素子のベアチップを用意する。また、固体撮像素子のベアチップより占有面積が大きく、かつアクティブ領域の周辺に、ベアチップとの電気的接続をとるための第1の電極と、外部との接続をとるための第2の電極とが形成された、固体撮像素子の駆動回路を含むLSIベアチップを用意する(工程1100)。

【0039】次に、LSIベアチップのアクティブ領域の少なくとも一部とオーバーラップするように、かつ、

(5) 002-299595 (P2002-299595A)

固体撮像素子の裏面電極とLSIベアチップの電極とが接触するように、固体撮像素子ベアチップをLSIベアチップに直接に載置し、固定する(工程1101)。応力吸収層として、ポリイミド樹脂層やエポキシ樹脂層を介在させるのが望ましい。固体撮像素子の受光面とLSIベアチップの能動面は、同じ方向に向いている。

【0040】次に、積層化されたベアチップをモジュールの底部に固定する(工程1102)。次に、ワイヤーボンディングを行い、LSIベアチップの第2の電極とモジュールの外部接続用電極とを接続する(工程1103)。そして、モジュールの上面を、透明部材で封止する(工程1104)。

【0041】(実施の形態3) 図7は、LSIベアチップ200上に固体撮像素子ベアチップ300を直接に搭載したチップオンチップ構造に対して、透明樹脂によるコーティングを施し、チップ・サイズ・パッケージを形成した実装形態を示す。図7において、図1や図5と共通する部分には同じ符号を付してある。

【0042】図7の実装構造における、2つのベアチップ間の電極接続や外部との接続は、図5の実装構造と同じである。つまり、ベアチップ間の接続にはバンパ電極を使用し、外部との接続にはワイヤーボンディングを用いている。ベアチップ間には、厚膜の樹脂層320を介在させて、バンパ電極の接続やワイヤーボンディングに伴う熱や応力から、LSIベアチップのアクティブ面を保護する。

【0043】なお、LSIベアチップ200は、マウント部材100上に固定されている透明樹脂からなるコーティング940を設けてパッケージ化することで、ベアチップの取り扱いが容易となり、また、耐湿性などが向上する。

【0044】(実施の形態4) 図8(a)は、LSIベアチップ200と、固体撮像素子ベアチップ300とを、ボンディングワイヤ802a、802bにて接続した実装構造を示す。前掲の実施の形態と同様に、各ベアチップ間には、樹脂層320が介在している。

【0045】ワイヤーボンディングを用いて電気的な接続を確保するときは、例えば、150℃～200℃の加熱および30～50グラムの圧力を加えつつ、0.3μmの超音波振動を与える。この際の負荷は、厚膜のポリイミド樹脂等からなる応力吸収層320により、吸収、緩和される。よって、LSIベアチップのアクティブ面は保護される。

【0046】本実施の形態では、固体撮像素子ベアチップ300の裏面にバンパ電極を設ける必要がなく、かつ、実績のある信頼性の高いワイヤーボンディング技術を使用できるため、組み立てが容易である。

【0047】図8(b)の実装構造では、固体撮像素子ベアチップ300を、LSIベアチップ200の裏面上に貼り合わせ、各ベアチップの主面(アクティブ面)に

形成された電極(920a、920bおよび921a、921b)間を、ワイヤ803a、803bにより接続している。

【0048】このような構造では、固体撮像素子ベアチップの受光面と、LSIベアチップの能動面(主面)は、反対の方向に向くことになる。

【0049】各ベアチップの裏面同士が固着される構造をとるため、組み立てに伴う負荷が、LSIベアチップのアクティブ面に加わりにくいというメリットがある。ただし、ワイヤのショートを防止するために、LSIベアチップを支持するマウント部材100の形状やサイズを工夫する必要がある。

【0050】図8(a)、(b)に示すような実装構造を形成するための工程をまとめると、図9に示すようになる。

【0051】すなわち、受光面の周辺にボンディングパッド接続用の電極が設けられた、固体撮像素子のベアチップを用意する。また、固体撮像素子のベアチップより占有面積が大きく、かつ、表面または裏面に、固体撮像素子のベアチップとの電気的接続をとるための電極が形成された、固体撮像素子の駆動回路を含むLSIベアチップを用意する(工程1200)。

【0052】平面的にみて、LSIベアチップのアクティブ領域の少なくとも一部とオーバーラップするように、固体撮像素子のベアチップを、LSIベアチップの主面(あるいは裏面)上に直接に載置し、固定する(工程1201)。LSIベアチップの主面上に搭載する場合には、応力吸収層として、ポリイミド樹脂層やエポキシ樹脂層を介在させるのが望ましい。

【0053】そして、ワイヤーボンディングを行い、固体撮像素子のベアチップの電極とLSIベアチップの電極とを接続する(工程1202)。

【0054】以上、本発明をいくつかの実施の形態を用いて説明したが、これらに限定されるものではない。本発明は、受光素子(あるいは発光素子)のような光学的信号を直接に取り扱う素子の構造は、光電変換後の電気信号を取り扱う転送回路や、駆動回路系の素子の構造とは著しく異なっており、プロセスの共用化が困難であり、ワンチップ化が困難である点に着目し、それぞれの機能を個別のベアチップの形態で実現した後、駆動回路系のチップ上に光処理系のチップを直接に搭載してチップ・オン・チップ構造を形成し、光処理領域(光電変換素子領域)の下に、駆動系回路のアクティブ領域が位置するという階層構造を実現し、デッドスペース(無駄なスペース)を完全に排除するものである。

【0055】したがって、本発明は、固体撮像素子とその駆動系回路に限定されず、例えば、太陽電池のような受光面を有するベアチップと、その駆動系(あるいは信号の転送系)の回路を集積したベアチップとの接続にも使用できるものである。

(6) 002-299595 (P2002-299595A)

【0056】本発明は、小型カメラや内視鏡のように、超小型化が要求される製品に用いて特に有効である。

【0057】

【発明の効果】以上説明したように本発明によれば、駆動回路を含むLSIベアチップ上に固体撮像素子のベアチップを搭載してベアチップの階層構造を形成し、ダイレクトに（つまり、プリント配線基板等の基板構造を介することなく）、各ベアチップ間の電気的接続をとる。これにより、実質的な実装サイズ（占有面積）は、下側（支持側）のベアチップのサイズとなり、固体撮像装置の実装サイズの究極的な小型化を図ることができる。また、プリント配線基板等の余分な部材がいつさい介しないため、固体撮像装置の実装のローコスト化を実現できる。これにより、実装サイズを究極的に小型化し、また、実装コストの大幅な低減を図ることができる固体撮像装置およびその製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の固体撮像装置の実装構造の一例（固体撮像素子ベアチップをLSIベアチップのアクティブ面上に直接、搭載した実装構造）を示す断面図

【図2】（a）裏面にバンパ電極が形成された固体撮像素子ベアチップの要部の斜視図

（b）裏面にバンパ電極が形成された固体撮像素子ベアチップの要部の断面図

【図3】固体撮像素子ベアチップ、LSIベアチップおよび複数のバンパ電極の、平面的な位置関係を示す図

【図4】図1の固体撮像装置の実装構造を形成するための工程を示すフロー図

【図5】本発明の固体撮像装置の実装構造の他の例を示す断面図

【図6】図5の固体撮像装置の実装構造を形成するための工程を示すフロー図

【図7】本発明の固体撮像装置の実装構造の、さらに他の例を示す断面図

【図8】（a）本発明の固体撮像装置の実装構造の、さらに他の例を示す断面図

（b）本発明の固体撮像装置の実装構造の、さらに他の例を示す断面図

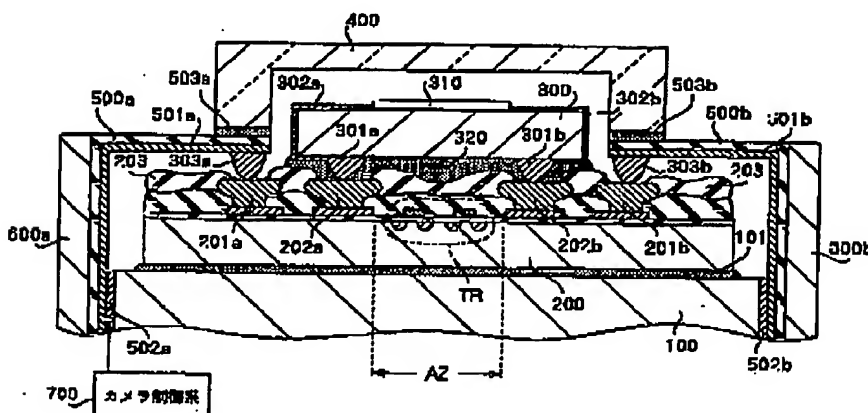
【図9】図8（a）、（b）に示される固体撮像装置の実装構造を形成するための、主要な工程を示すフロー図

【図10】従来の固体撮像装置の実装構造を示す断面図

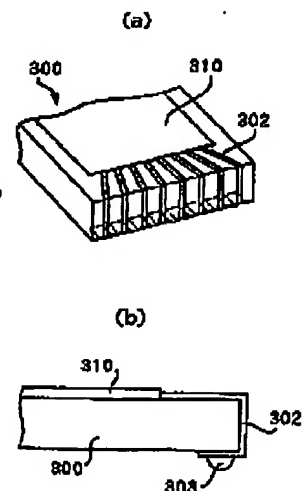
【符号の説明】

- 100 マウント部材
- 101 接着剤
- 200 LSIベアチップ（駆動回路系および転送系回路を含む）
- 201a, 201b, 202a, 202b 電極
- 203 最終保護膜
- 300 固体撮像素子ベアチップ
- 301a, 301b, 303a, 303b バンパ電極
- 302a, 302b 主面と裏面とを結ぶ配線
- 310 フィルタ
- 400 光透過部材
- 500 キャリアテープ（TABテープ）
- 501a, 501b 導電層
- 503a, 503b 接着材
- 600a, 600b 筐体
- 700 カメラ制御系
- AZ LSIベアチップのアクティブ領域

【図1】

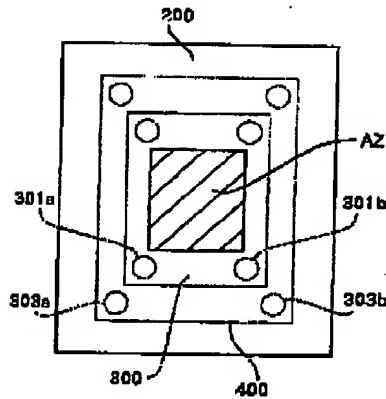


【図2】

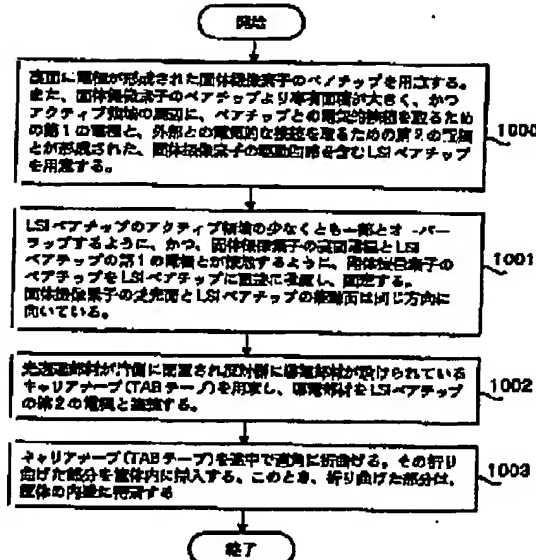


(7) 002-299595 (P2002-299595A)

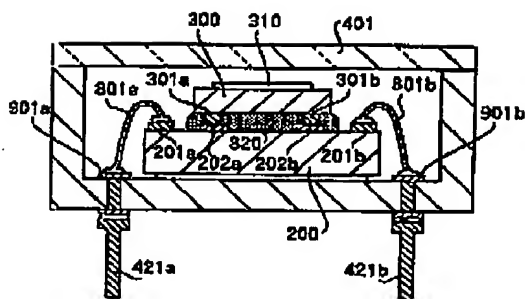
【図3】



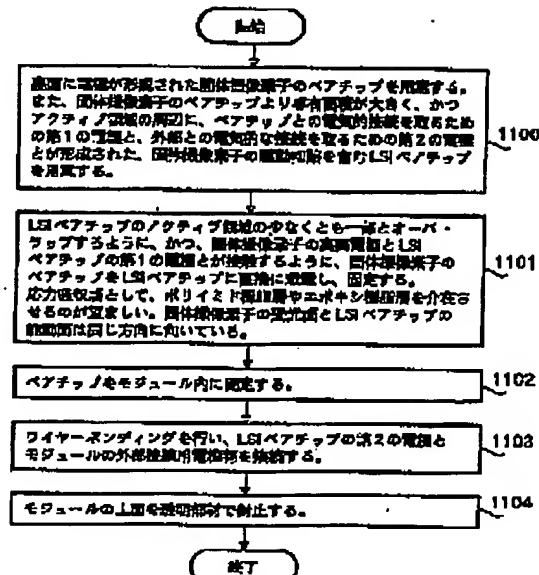
【図4】



【図5】

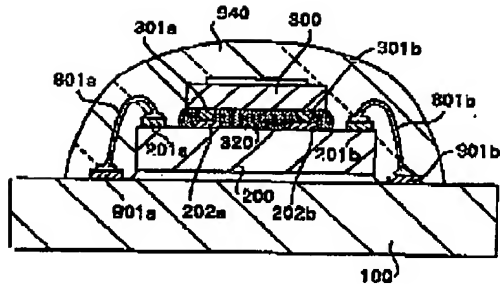


【図6】

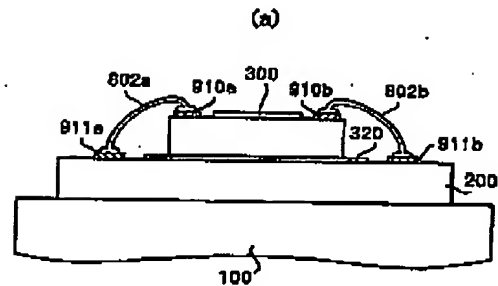


(8) 002-299595 (P2002-299595A)

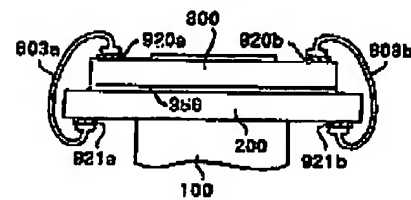
【図7】



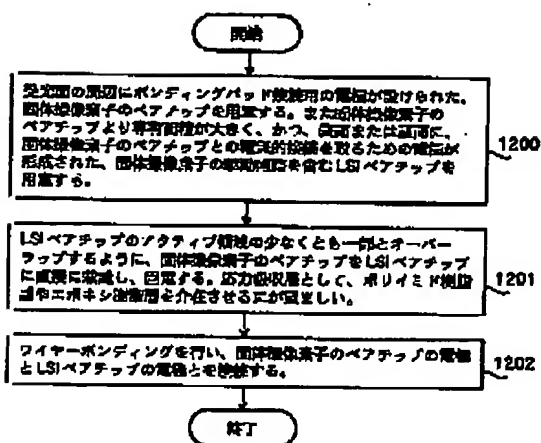
【図8】



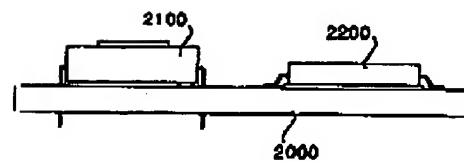
(b)



【図9】



【図10】



!(9) 002-299595 (P2002-299595A)

フロントページの続き

(51)Int. Cl.

識別記号

FI

(参考)

H01L 25/18

H01L 31/02

B

31/02

H04N 5/335

Fターム(参考) 4M118 AA10 AB01 HA02 HA12 HA21

HA22 HA24 HA30 HA31

5C024 CY47 CY48 EX25 HX01

5F044 LL11 RR03 RR18

5F088 BA15 BA18 BB03 EA16 EA20

JA01